

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-325736

(43)Date of publication of application : 16.12.1997

(51)Int.Cl. G09G 3/28

(21)Application number : 08-143958 (71)Applicant : HITACHI LTD

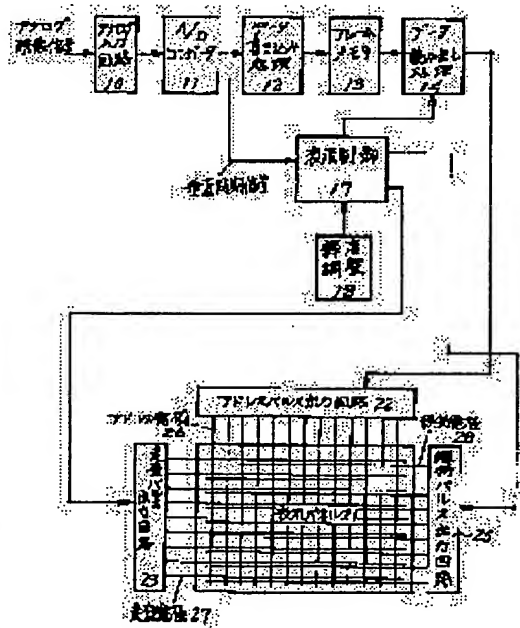
(22)Date of filing : 06.06.1996 (72)Inventor : SANO YUJI
 OIKAWA TADAYOSHI
 AZUMA NOBUO
 KIMURA YUICHIRO
 ISHIGAKI MASA HARU
 SASAKI TAKASHI

(54) PLASMA DISPLAY DEVICE AND DRIVING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To execute the luminance adjustment of the whole of a picture in a screen in wide range without impairing the prescribed number of gradations by changing the discharging condition of a preliminary discharging to be performed for an initialization in according to the luminance adjustment prior to selecting pixels.

SOLUTION: This device is made to be constitution in which a luminance adjusting circuit 18 control a display control circuit 17. That is, the luminance of black levels of the whole of a screen is not depended only on the signal processing by an analog input circuit but is performed by controlling the display control circuit 17 from the luminance adjusting circuit 18. Then, a preliminary discharging period is provided prior to an address discharge in order to stabilize an address discharge and after all cells are simultaneously dischargingly lighted once by applying prescribed voltage waveform to respective electrodes, all cells are made to be initialization states by creasing them and by applying prescribed wall electric charges on dielectrics covering the electrodes. Brightness of light emissions is controlled according to a luminance adjustment by actively utilizing light emissions due to the preliminary discharging at this time. Thus, the discharging condition of the preliminary discharging to be performed for the initialization is changed prior to selecting pixels.



LEGAL STATUS

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-325736

(43)公開日 平成9年(1997)12月16日

(51) Int.Cl.⁶

G O 9 G 3/28

識別記号

庁内整理番号

4237-5H

FI

G 0 9 G 3/28

技術表示箇所

K

審査請求 未請求 請求項の数7 OL (全 9 頁)

(21)出願番号

特願平8-143958

(22) 出願日

平成8年(1996)6月6日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 佐野 勇司

神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所マルチメディアシステム開
発本社内

(72)發明者 及川 忠芳

東京都千代田区神田駿河台四丁目6番地株
式会社日立製作所内

(74)代理人 弁理士 小川 勝男

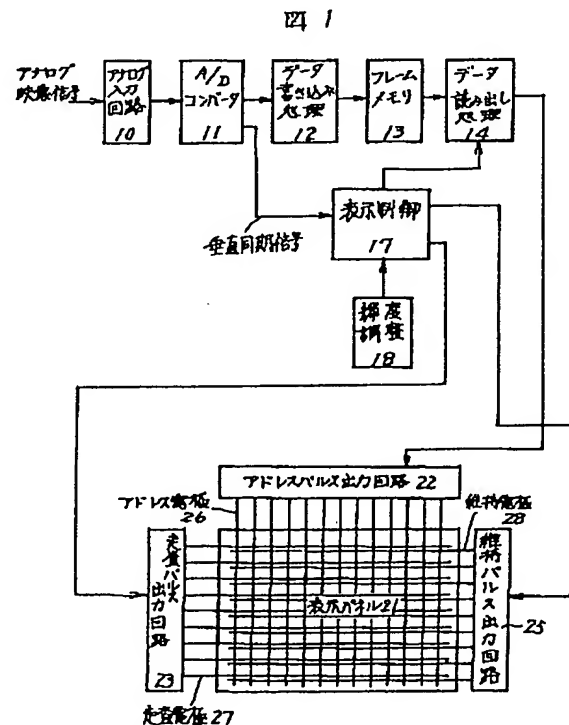
最終頁に続く

(54) 【発明の名称】 プラズマディスプレイ装置および駆動方法

(57) 【要約】

【課題】A/Dコンバータやアナログ入力回路等のダイナミックレンジで定まる所定階調数を損なうことなしに、画面における画像全体の輝度調整を広範囲に行えるようにすること。

【解決手段】輝度調整に応じて画素を選択するに際して初期化のために行う予備放電の放電条件（放電パルス数、放電電圧、放電電圧波形等）を変更する手段を設け、予備放電による発光の明るさをコントロールして、階調数を損なうことなく輝度調整を行わせる。



【特許請求の範囲】

【請求項 1】マトリクス状に配置された複数の電極に電圧を印加することによって、水平方向、垂直方向に多数配列された画素を選択して発光させるマトリクス表示型のプラズマディスプレイ装置において、画素を選択するに際して初期化のために行う予備放電の放電条件を輝度調整に応じて変更する手段を有し、輝度調整に応じて予備放電による発光量を変化させ画面全体の輝度レベルのオフセット量を調整することを特徴とするプラズマディスプレイ装置。

【請求項 2】マトリクス状に配置された複数の電極に電圧を印加することによって、水平方向、垂直方向に多数配列された画素を選択して発光させるマトリクス表示型のプラズマディスプレイ装置において、画素を選択するに際して初期化のために行う予備放電の放電条件を輝度調整に応じて変更する手段を有し、輝度調整に応じて予備放電による発光量を変化させ画面全体の輝度レベルのオフセット量を調整することを特徴とすると共に、前記予備放電の放電条件を変更する手段は、予備放電期間の予備放電の回数を輝度調整に応じて変更する手段であることを特徴とする請求項 1 記載のプラズマディスプレイ装置。

【請求項 3】請求項 2 の予備放電の回数の輝度調整に応じた変更を、部分的なサブフィールドの予備放電期間だけで行うことを特徴とする請求項 2 記載のプラズマディスプレイ装置。

【請求項 4】マトリクス状に配置された複数の電極に電圧を印加することによって、水平方向、垂直方向に多数配列された画素を選択して発光させるマトリクス表示型のプラズマディスプレイ装置において、画素を選択するに際して初期化のために行う予備放電の放電条件を輝度調整に応じて変更する手段を有し、輝度調整に応じて予備放電による発光量を変化させ画面全体の輝度レベルのオフセット量を調整することを特徴とすると共に、前記予備放電の放電条件を変更する手段は、予備放電期間の予備放電パルスの電圧値を輝度調整に応じて変更する手段であることを特徴とするプラズマディスプレイ装置。

【請求項 5】マトリクス状に配置された複数の電極に電圧を印加することによって、水平方向、垂直方向に多数配列された画素を選択して発光させるマトリクス表示型のプラズマディスプレイ装置において、画素を選択するに際して初期化のために行う予備放電の放電条件を輝度調整に応じて変更する手段を有し、輝度調整に応じて予備放電による発光量を変化させ画面全体の輝度レベルのオフセット量を調整することを特徴とすると共に、前記予備放電の放電条件を変更する手段は、予備放電期間の予備放電パルスのパルス幅を輝度調整に応じて変更する手段であることを特徴とする請求項 1 記載のプラズマディスプレイ装置。

【請求項 6】マトリクス状に配置された複数の電極に電圧を印加することによって、水平方向、垂直方向に多数配列された画素を選択して発光させるマトリクス表示型のプラズマディスプレイ装置において、1 フィールド内において、映像信号に応じて表示を行うサブフィールド以外に輝度調整専用の全セルを放電させる期間を設け、輝度調整に応じてこの全セルを放電させる期間の放電条件を変更する手段を有し、全セルを放電させる期間の放電による発光量を変化させ画面全体の輝度レベルのオフセット量を調整することを特徴とするプラズマディスプレイ装置。

【請求項 7】請求項 6 の全セルを放電させる期間の放電条件を変更する手段は、全セルを放電させる期間の放電回数を輝度調整に応じて変更する手段であることを特徴とする請求項 6 記載のプラズマディスプレイ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プラズマディスプレイ装置に関するものであり、更に詳しくは画像を画面において或所定階調数で濃淡表示することを可能にしておき、その所定階調数を損なうことなしに、画像全体の輝度調整を可能とする手段を備えたプラズマディスプレイ装置に関するものである。例えば、時分割駆動法による階調制御を行うとともに、マトリクス状に配置された画素を選択発光させることによって画面上に画像表示を行うプラズマディスプレイ装置、およびその駆動法に関する。

【0002】

【従来の技術】輝度調整を可能とする手段を備えたマトリクス型のプラズマディスプレイ装置として図 2 のブロック図によるプラズマディスプレイ装置を例にとり、以下従来の技術について説明する。

【0003】図 2 は従来の輝度調整を説明するためのプラズマディスプレイ装置のブロック図であり、表示パネル (PDP) は AC 型と呼ばれる構造のものである。プラズマディスプレイ装置は、アナログ映像信号が入力されるアナログ入力回路 10、A/D コンバータ 11、データ書き込み処理回路 12、フレームメモリ 13、データ読みだし処理回路 14、表示制御回路 15、輝度調整回路 16、表示パネル 21、表示パネル 21 が有するアドレス電極 26、走査電極 27、維持電極 28 を駆動するためのアドレスパルス出力回路 22、走査パルス出力回路 23 (走査と維持の両方に用いられるが、以下走査パルス出力回路と呼ぶ)、維持パルス出力回路 25、によって構成される。

【0004】入力されたアナログ映像信号は A/D コンバータ 11 によってデジタルデータに変換された後、データ書き込み処理回路 12 を経てフレームメモリ 13 に書き込まれる。フレームメモリ 13 から読みだされたデータはデータ読みだし処理回路 14 を経てアドレスパル

ス出力回路 22 へ入力される。A/D コンバータ 11 で複数ビットに変換されたデータは、フレームメモリ 13 に書き込む時は各ビットバラレルに格納処理され、フレームメモリ 13 から読み出す時は単一ビットずつ、いわゆるビットフレーム単位に組み替え処理される。各ビットは、輝度の重みづけに従い、各サブフィールドに割当てられる。

【0005】アドレスパルス出力回路 22、走査パルス出力回路 23、維持パルス出力回路 25 へ供給されるパルス信号は垂直同期信号をもとにして表示制御回路 15 で作成される。

【0006】画面全体の輝度は輝度調整回路 16 からアナログ入力回路 10 をコントロールすることで行われる。

【0007】表示パネル 21 は、2 枚のガラス板とアドレス電極 26、走査電極 27、維持電極 28、前記ガラス板に挟まれた空間を仕切る隔壁等、を有する。画素は 2 枚のガラス板に挟まれ、かつ隔壁で仕切られた空間である放電セルによって構成される。

【0008】AC 型では走査電極 27、維持電極 28 が誘電体に覆われている点が特徴である。放電セルには、例えば He-Xe、Ne-Xe のような希ガスが封入されており、アドレス電極 26、走査電極 27、維持電極 28 のいずれか一組の間にでも電圧を加えると、放電が起こり、紫外線が発生される。隔壁には蛍光体が塗布されており、紫外線によって励起され発光する。蛍光体の発光色を放電セル毎に赤、緑、青に塗り分け、画像信号に応じて選択することでカラー表示を行うことができる。

【0009】図 3 に AC 型プラズマディスプレイ駆動波形を示す。電極の駆動は線順次で行われ、 n 列の放電セルに対応するアドレス電極には、画像信号に応じて電圧 V_A のアドレスパルス 51 が順に送られる。一方、走査電極には 1 行目から順に電圧 V_S の走査パルス 52 が与えられる。アドレス電圧 V_A と走査電圧 V_S が同時に与えられたセルでは、電極間電圧が放電開始電圧を越えて放電する。この放電をアドレス放電とする。

【0010】アドレス放電を安定にするために通常アドレス放電の前には、予備放電期間を設け、図 3 に示すような電圧波形を各電極に与えて、全セルを同時に一瞬放電点灯させた後消去して電極を覆う誘電体上に所定の電荷（以下、壁電荷）を与えて全セルを初期状態にする。

【0011】放電が発生したセルでは、電極を覆う誘電体上に電荷が蓄積しており、その後の一定の期間内であれば、放電開始電圧より低い電圧で、再び放電が発生することができる。このような駆動方法をメモリ駆動法という。

【0012】このメモリー駆動法を利用した時分割駆動法（以下、サブフィールド法）について説明する。サブフィールド法とは、1 フィールドを発光輝度の違いによ

って重み付けされた複数のサブフィールドに分割し、信号の振幅に応じて各画素毎に任意のサブフィールドを選択することで、多階調化を実現する方法である。

【0013】図 4 の時分割駆動法（サブフィールド法）による駆動シーケンスは、4 つのサブフィールド SF1 ~ SF4 により 16 階調を表示する場合の例である。走査期間（アドレス期間ともいう）61 は第 1 サブフィールドの発光セルを選択するための期間、維持期間 62 は選択されたセルが電極 27 と 28 の間の放電により発光している期間を表す。走査期間 61 は予備放電期間 63 と実際アドレスを定め発光セルを選択するための期間を含んでいる。

【0014】予備放電期間 63 は最初に全画面の電極上にに所定の壁電荷を与えて全セルを初期状態にするための期間である。

【0015】サブフィールド SF1 ~ SF4 の維持期間は、8 : 4 : 2 : 1 の輝度比に重みづけされており、映像信号のレベルに応じてこれらのサブフィールドを任意に選択すれば、2 の 4 乗 = 16 階調の多階調表示が可能となる。階調数を増やしたい場合はサブフィールドの数を増やせばよく、例えばサブフィールド数を 8 とすれば 256 階調の表示が可能となる。各サブフィールドの輝度レベルはパルスの数によって制御する。

【0016】このように、走査期間 61 と維持期間 62 が完全に分離され、維持期間に関しては全画面共通の駆動パルスが与えられることを特徴とする時分割駆動法を、アドレス分離駆動方式という。この種の時分割駆動法を用いた装置については、例えば信学技報 EID92-86(1993-01, pp7-11)等に記載されている。

【0017】

【発明が解決しようとする課題】このような多階調表示のプラズマディスプレイ装置において、画像における画面全体の輝度調整（ブライト調整とも言い、通常は画面の最小輝度である黒レベルを調整する）を行うために、従来は、例えば図 2 及び輝度調整によるアナログ映像信号の図 5 に示すように、アナログ入力回路 10 において表示すべきアナログ映像信号の直流レベルを輝度調整回路 16 により変えることにより行っていた。

【0018】即ち、輝度調整により A/D コンバータ 11 に入力されるアナログ映像信号の直流レベルは図 5 のように輝度最小の a の状態から輝度最大の b の状態まで黒レベルが上下する。

【0019】このように従来、輝度調整は映像信号の直流レベル調整で行うのが普通であった。しかし多階調表示で駆動する場合、映像信号の直流レベル調整を行うと、輝度調整によって有効な階調数が損なわれてしまうという問題を生じる。

【0020】この問題を、パルス数変調により多階調表示を行う場合を例にとり、図 6 の従来の輝度調整によるダイナミックレンジを説明する図を用いて以下説明す

る。

【0021】パルス数変調を行うため、映像信号はA/DコンバータでPCM信号に変換して用いる。このA/Dコンバータの入力映像信号の直流レベル、振幅を調整すると、次の様なことになる。

【0022】一般にテレビ画面に表示する再生画像の階調数を256階調とすれば画質的に充分であると考えられるので、用いるA/Dコンバータは8ビットの出力として説明する。このA/Dコンバータの入力ダイナミックレンジを最小レベルから最大レベルまで最大限利用したときに、8ビットのLSB (Least Significant Bit: 最下位ビット) からMSB (Most Significant Bit: 最上位ビット) まで有効なPCM信号を得ることができ、256階調表示が可能となる。

【0023】図6において、もしこのような最適状態即ち、映像信号の振幅変化範囲一杯(図6のC)にA/Dコンバータの8ビットを割り当てた場合は、輝度を上げる前には図6のAに示すように8ビットあったA/Dコンバータの入力ダイナミックレンジが、直流レベルを変えて輝度を上げた時にはBに示す状態まで減少することになる。

【0024】そして、映像信号が大きくなると、入力ダイナミックレンジを外れて輝度は飽和してしまい、正常な画面を再生できなくなるという問題を生じる。

【0025】そして図6のCに対して8ビット分以下の割り当てとすれば表示する画像の階調数が減ることとなる。同様のことは、ダイナミックレンジに余裕のないアナログ入力回路のアンプ等についても言えることである。

【0026】これを避けるため、映像信号の直流レベル調整範囲に見合う余裕をA/Dコンバータの入力ダイナミックレンジにもたせ、10ビット、12ビット等の高ビット数A/Dコンバータを使用すれば、A/Dコンバータのビット数を増加させることになり、A/Dコンバータが高価になるばかりでなく、ビット数増加に伴って信号処理回路が複雑になりまた消費電力が増えるなどの問題を生じる。

【0027】さらには、走査期間の増加に伴う維持期間の減少により、発光輝度の減少も避けられない。

【0028】本発明の目的は、A/Dコンバータやアナログ入力回路等のダイナミックレンジで定まる所定階調数を損なうことなしに、画面における画像全体の輝度調整を広範囲に実施可能とする手段を備えたプラズマディスプレイ装置を提供することにある。

【0029】

【課題を解決するための手段】上記目的を達成するために本発明では、画素を選択するに先立って初期化のために行う予備放電の放電条件を輝度調整に応じて変更する手段を設け、入力アナログ回路とは無関係に予備放電による発光の明るさをコントロールし、画面における画像

全体の輝度を調整することを可能としている。

【0030】放電条件としては各電極に加える放電電圧、放電回数(放電パルス数)、放電パルス幅、放電電圧波形等を制御すればよい。

【0031】更に、上記目的を達成するための別の手段として本発明では、1フィールド内において、映像信号に応じて表示を行う従来のサブフィールドとは別に、輝度調整専用の全セルを放電させる期間を設け、映像信号レベルに依存せず輝度調整量に応じてこの全セルを放電させる期間の放電条件を変更する手段を設け、輝度調整に応じて全セルを放電させる期間の放電による発光量を変化させ、画面全体の輝度を調整することを可能としている。

【0032】放電条件としては同様に各電極に加える放電電圧、放電回数(放電パルス数)、放電期間幅、放電電圧波形等を制御すればよい。

【0033】

【発明の実施の形態】本発明による実施例を図面により詳細に説明する。

【0034】図1は本発明の第1の実施例によるプラズマディスプレイ装置のブロック図であり、図2の従来の輝度調整を説明するためのプラズマディスプレイ装置のブロック図と同じ部分は同じ符号を用いている。図2との主要な違いは、輝度調整回路18が表示制御回路17を制御するように構成した点である。

【0035】本発明によるプラズマディスプレイ装置は、アナログ映像信号が入力されるアナログ入力回路10、A/Dコンバータ11、データ書き込み処理回路12、フレームメモリ13、データ読みだし処理回路14、表示制御回路17、輝度調整回路18、表示パネル21、表示パネル21が有するアドレス電極26、走査電極27、維持電極28を駆動するためのアドレスパルス出力回路22、走査パルス出力回路23、維持パルス出力回路25、によって構成される。

【0036】入力されたアナログ映像信号はA/Dコンバータ11によってデジタルデータに変換された後、データ書き込み処理回路12を経てフレームメモリ13に書き込まれる。フレームメモリ13から読みだされたデータはデータ読みだし処理回路14を経てアドレスパルス出力回路22へ入力される。A/Dコンバータ11で複数ビットに変換されたデータは、フレームメモリ13に書き込む時は各ビットパラレルに処理され、フレームメモリ13から読み出す時は単一ビットずつ、いわゆるビットフレーム単位で処理される。各ビットは、輝度の重みづけに従い、各サブフィールドに割当てられる。

【0037】アドレスパルス出力回路22、走査パルス出力回路23、維持パルス出力回路25へ供給されるパルス信号は垂直同期信号をもとにして表示制御回路17で作成される。

【0038】画面全体の黒レベルの輝度は輝度調整回路

18からアナログ入力回路による信号処理のみには依らず、表示制御回路17をコントロールすることで行われる。

【0039】表示パネル21は、2枚のガラス板とアドレス電極26、走査電極27、維持電極28、前記ガラス板に挟まれた空間を仕切る隔壁等、を有する。画素は2枚のガラス板に挟まれ、かつ隔壁で仕切られた空間である放電セルによって構成される点は図1と同様である。

【0040】図7に本発明によるAC型プラズマディスプレイ駆動波形を示す。電極の駆動は線順次で行われ、走査期間において、 n 列の放電セルに対応するアドレス電極には、画像信号に応じて電圧VAのアドレスパルス51が順に送られる。一方、走査電極には1行目から順に電圧VSの走査パルス54が与えられる。アドレス電圧VAと走査電圧VSが同時に与えられたセルでは、電極間電圧が放電開始電圧を越えて放電（アドレス放電）する。

【0041】アドレス放電を安定にするためにアドレス放電の前には、予備放電期間を設け、図7に示す電圧波形を各電極に与えて、全セルを同時に一度放電点灯させた後消去して電極を覆う誘電体上に所定の壁電荷を与えて全セルを初期状態にする。

【0042】本発明は、この時の予備放電による発光を積極的に利用し、輝度調整に応じて発光の明るさをコントロールすることによって、画面における画像全体の輝度調整を可能にしている。

【0043】従来は予備放電光によるコントラスト低下の問題となることがあったが外光が明るいときは実際は輝度を上げて使用する場合が多いため、本発明ではこの予備放電を逆に利用したものである。

【0044】即ち、画素を選択するに先立ち初期化のために行う予備放電の放電条件を変更する手段を設け、予備放電による発光の明るさをコントロールする。本実施例では、図7に示すように走査期間の中の予備放電期間で3回予備放電を行っている状態を示している。例えば、各サブフィールドの予備放電の回数を10回から1回まで可変としたり、適当なサブフィールドから順番に予備放電回数を最大数まで増やしていくことが考えられる。また、図7において、予備放電時に各電極には同数の駆動波形がくり返し印加されているが、特定の電極にのみ単一の駆動波形の一部分をくり返し加えてもよい。本実施例は、輝度調整に応じて発光回数をデジタル的に制御できることを特徴とする。

【0045】具体的には、まず全アドレス電極にVAとして比較的低い電圧パルス（ゼロでもよい）を印加し、同時に維持電極に正の高い電圧パルスを印加し一度放電点灯させる。その後走査電極に正の高い電圧パルスを印加し、同時に維持電極に負の（あるいは立ち下がる）電圧パルスを印加して（アドレス電極はゼロ）予備放電の

消去を確実にする。以下これを必要な回数繰り返すものである。なお、GNDのDCレベルはゼロでも所定のバイアスを掛けた状態でもよい。

【0046】そしてメモリー駆動法を利用した時分割駆動法（サブフィールド法）によって、1フィールドを発光輝度の違いによって重み付けされた複数のサブフィールドに分割し、信号の振幅に応じて各画素毎に任意のサブフィールドを選択し、アドレスの完了した同一サブフィールド中は図7の維持期間で走査電極と維持電極との間で交互に正の電圧パルスを印加して、多階調化の制御を行っている。

【0047】図8の時分割駆動法（サブフィールド法）による駆動シーケンスは、4つのサブフィールドSF1～SF4により16階調を表示する場合の例である。走査期間（アドレス期間）65は第1サブフィールドの発光セルを選択するための期間、維持期間66は選択されたセルが発光している期間を表す。走査期間65は予備放電期間67と実際アドレスを定め発光セルを選択するためのアドレス（あるいはスキャン）期間を含んでいる。

【0048】予備放電期間67は最初に全画面同時に所定の壁電荷を与えて全セルを初期状態にするための期間である。

【0049】サブフィールドSF1～SF4の維持期間は、8:4:2:1の輝度比に重みづけされており、映像信号のレベルに応じてこれらのサブフィールドを任意に選択すれば、2の4乗＝16階調の多階調表示が可能となる。階調数を増やしたい場合はサブフィールドの数を増やせばよく、例えばサブフィールド数を8とすれば256階調の表示が可能となる。各サブフィールドの輝度レベルはパルスの数によって制御する。

【0050】図8の走査期間65の中の予備放電期間67では、例えば図10の駆動波形に示すように3回予備放電を行い、これをSF1、SF2、SF3、SF4の各予備放電期間のうち、少なくとも一つのサブフィールドにおいて実施し輝度調整に応じた発光量を得ている。例えば、SF1とSF3の予備放電期間のみにおいて実施することにより輝度調整用の発光の時間間隔を均等た場合には、時分割駆動に伴って動画表示時に視認されることがある擬似輪郭状のノイズの発生を抑える効果が得られる。

【0051】本発明を用いることにより、図9に示すように輝度調整によって予備放電光がかさ上げされる状態となるためA/Dコンバータに入力される信号の直流レベルは変わらず、本発明の輝度調整によるアナログ部分でのダイナミックレンジDは図6のAと同じとなり、ダイナミックレンジで定まる所定階調数を損なうことなしに、画面における画像全体の輝度調整を広い範囲に渡り実施できるようになる。

【0052】以上はSF1～SF4のそれぞれの予備放

電期間の放電回数を輝度調整に応じて同時に変えた例であるが、本発明はこれにとらわれることなく実施可能である。

【0053】上記第1の実施例の変形例として第2の実施例を説明する。

【0054】第2の実施例としては、特定の例えばSF1の予備放電期間の放電回数だけを変えるようにし、他は1回（通常の予備放電）だけにしてもよいし、これらを適宜組み合わせるようにしてもよい。

【0055】組み合わせる場合の特有の効果としては、例えば、維持期間の短い期間に集中して輝度用の予備放電を行うことによりフリッカを減少させることができる等がある。

【0056】以上は、パルスの回数を変える例で、入力アナログ回路によらないため、入力ダイナミックレンジがフルに使え、階調を犠牲にすることがない効果は勿論、ディジタル制御が容易となる効果がある。

【0057】第3の実施例として、これまでに述べた放電回数を変える例に対して、図7において、パルス数は一定個数（例えば1個）として、その各電極に印加するパルス幅を輝度調整に応じて変えてもよい。あるいは、印加パルスの電圧値を輝度調整に応じて変えてもよい。例えば維持電極に印加する電圧を変えればよい。電圧値を変える場合は、調整量がアナログ的に連続無段階に選べる点は言うに及ばず、ディジタル回路はそのままアナログ系のみで実施できるという効果がある。

【0058】放電条件は種々あり、例えば輝度調整に応じて予備放電の波形（例えば図10において、予備放電期間の走査電極の電圧パルス立ち下りのスロープを発生する回路の時定数を制御して、図示したスロープの形を急峻にしたり滑らかにする）を変えてもよい。

【0059】以上は、輝度調整に応じて予備放電の放電条件を変更する例であったが、これとは異なる第4の実施例について、図11の別の実施例による駆動シーケンスを用いて説明する。

【0060】A/Dコンバータやアナログ入力回路等のダイナミックレンジで定まる所定階調数を損なうことなしに、画面における画像全体の輝度調整を行わせるには、1フィールド内において、映像信号に応じて表示を行うサブフィールド以外に輝度調整専用の全セルを放電させる期間（専用エリア、図の輝度専用期間75）を図ではSF4の後に設け、輝度調整に応じてこの全セルを放電させる期間（ほぼ輝度専用期間であり、厳密には予備放電期間76を除いた部分）の放電条件を変更する手段を設け、輝度調整に応じて全セルを放電させる期間の放電による発光量を変化させ、画面全体の輝度を調整すればよい。その際、輝度専用期間内の維持放電パルス数を可変してもよいことは言うまでもない。

【0061】この輝度専用期間75では全画素を選択すればよいため、走査期間が必要ない。そのため、ほとん

どの期間が維持放電に費やされる。また、図中の予備放電期間76は、全画素の同時アドレス期間に置き換えて単発パルスなどを用いることが出来る。さらに、輝度専用期間内の維持放電用期間中に放電開始電圧を越える放電パルスを用いて、そのパルス数を可変することにより予備放電期間76を削除することも出来る。

【0062】放電条件としては同様に各電極に加える輝度専用期間内の維持期間に相当する期間の放電回数（放電パルス数）、放電パルス幅、放電電圧、放電電圧波形等を制御すればよい。

【0063】この場合、表示のための映像信号エリア（SF1～SF4）を使用しないため輝度専用に独立して制御できるため、制御回路等の設計が容易となる効果を有する。

【0064】以上種々の実施形態を説明したが、これらを適宜組み合わせる用いることができることは、当然である。

【0065】

【発明の効果】本発明によれば、マトリクス状に配置された複数の電極に電圧を印加することによって、水平方向、垂直方向に多数配列された画素を選択して発光させるマトリクス表示型のプラズマディスプレイ装置において、A/Dコンバータやアナログ入力回路等のダイナミックレンジで定まる所定階調数を損なうことなしに、画面における画像全体の輝度調整を広範囲に行うことが可能となる。

【図面の簡単な説明】

【図1】図1は本発明による第1の実施例によるプラズマディスプレイ装置のブロック図である。

【図2】図2は従来の輝度調整を説明するためのプラズマディスプレイ装置のブロック図である。

【図3】図3はプラズマディスプレイ駆動波形図である。

【図4】図4は時分割駆動法による駆動シーケンスを説明する図である。

【図5】図5は輝度調整によるアナログ映像信号を説明する図である。

【図6】図6は従来の輝度調整によるダイナミックレンジを説明する図である。

【図7】図7は本発明によるプラズマディスプレイの駆動波形を説明する図である。

【図8】図8は本発明による時分割駆動法による駆動シーケンスを説明する図である。

【図9】図9は本発明による輝度調整によるダイナミックレンジを説明する図である。

【図10】図10は別の実施例によるプラズマディスプレイの駆動波形を説明する図である。

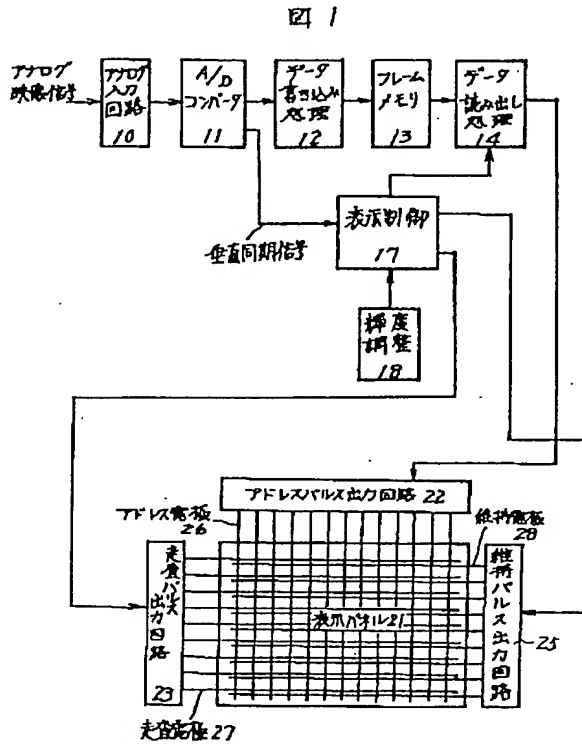
【図11】図11は別の実施例による時分割駆動法による駆動シーケンスを説明する図である。

【符号の説明】

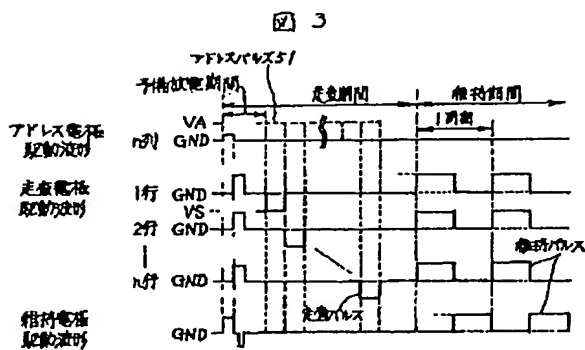
10…アナログ入力回路、11…A/Dコンバータ、12…データ書き込み処理回路、13…フレームメモリ、14…データ読み出し処理回路、17…表示制御回路、18…輝度調整回路、21…表示パネル、22…アドレ

スバルス出力回路、23…走査パルス出力回路、25…維持パルス出力回路、26…アドレス電極、27…走査電極、28…維持電極。

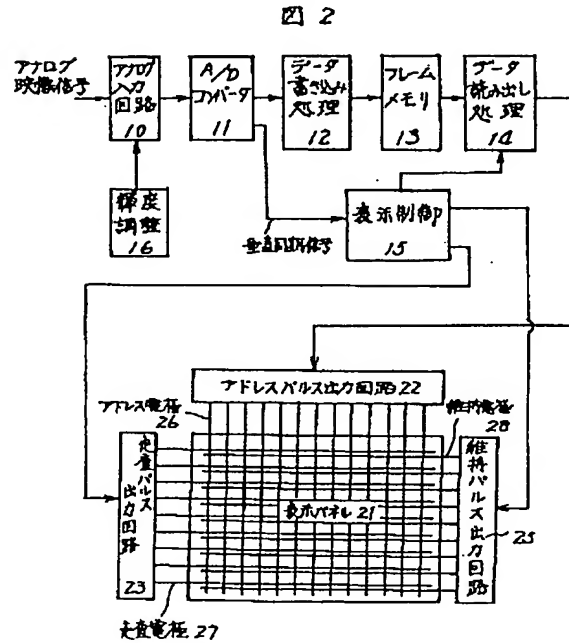
【図1】



【図3】

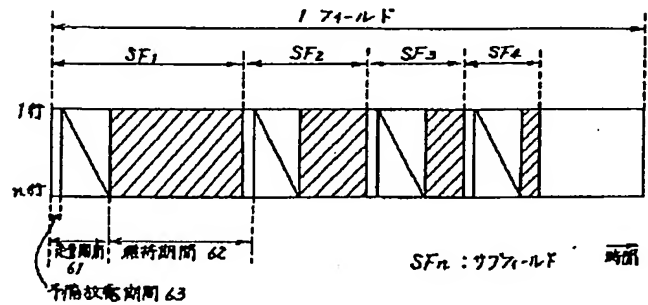


【図2】

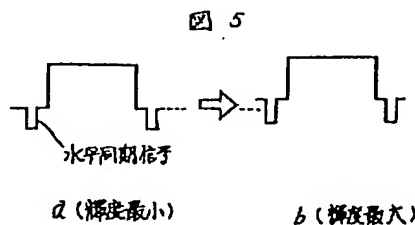


【図4】

図4

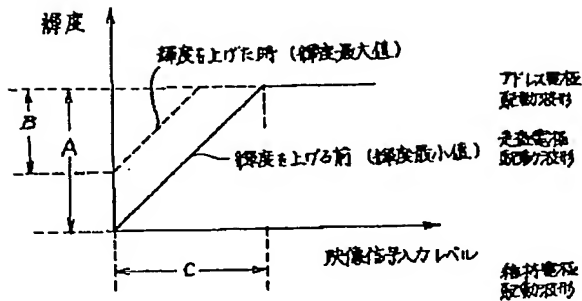


【図5】



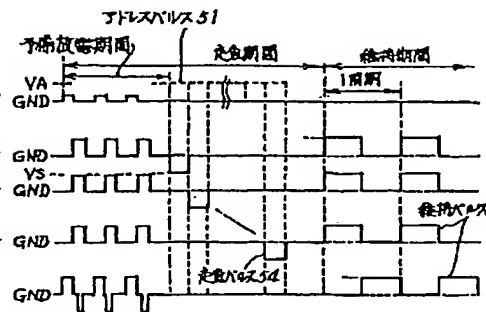
【図6】

図 6



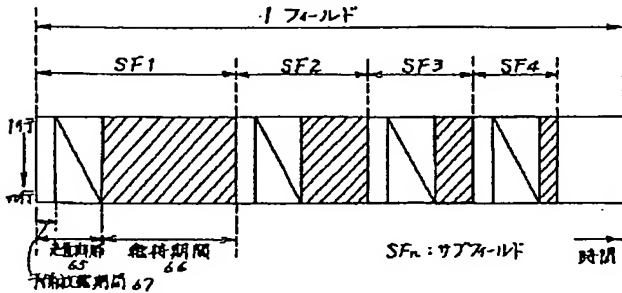
【図7】

図 7



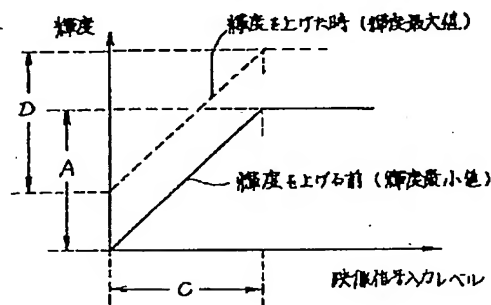
【図8】

図 8



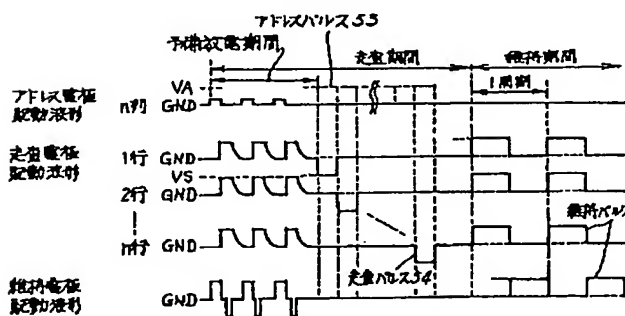
【図9】

図 9



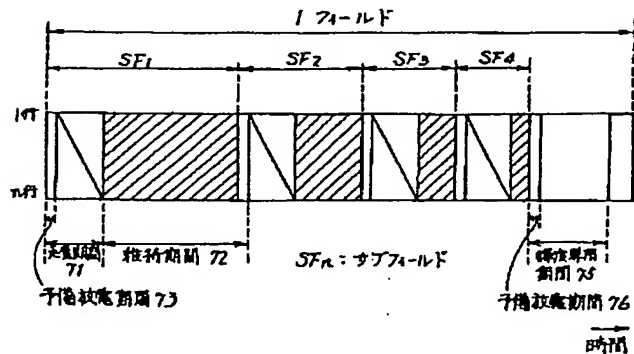
【図10】

図 10



【図11】

図 11



フロントページの続き

(72)発明者 東 信雄
東京都千代田区神田駿河台四丁目6番地株
式会社日立製作所内

(72)発明者 木村 雄一郎
神奈川県横浜市戸塚区吉田町292番地株
式会社日立製作所映像情報メディア事業部内

(72)発明者 石垣 正治
神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所マルチメディアシステム開
発本部内

(72)発明者 佐々木 孝
神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所マルチメディアシステム開
発本部内

THIS PAGE BLANK (USPTO)